

DIALOG(R) File 351:Derwent WPI
(c) 2001 DERWENT INFO LTD. All rts. reserv.

012615094 **Image available**

WPI Acc No: 1999-421198/199936

XRPX Acc No: N99-314698

Image pickup element with several photodetectors each with color filter array, selects in vertical direction arbitrary basic block with two photodetectors, and same in horizontal direction

Patent Assignee: CANON KK (CANO)

Inventor: ARAI H; HIYAMA H; KOCHI T; KOIZUMI T; OGAWA K; SAKURAI K; SUGAWA S; UENO I

Number of Countries: 028 Number of Patents: 004

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
EP 926900	A2	19990630	EP 98310530	A	19981221	199936 B
JP 11196427	A	19990721	JP 97361096	A	19971226	199939
CN 1226783	A	19990825	CN 98126329	A	19981225	199952
KR 99063471	A	19990726	KR 9858680	A	19981224	200043

Priority Applications (No Type Date): JP 97361096 A 19971226

Patent Details:

Patent No	Kind	Lan Pg	Main IPC	Filing Notes
-----------	------	--------	----------	--------------

EP 926900	A2	E	18	H04N-009/04
-----------	----	---	----	-------------

Designated States (Regional): AL AT BE CH CY DE DK ES FI FR GB GR IE IT LI LT LU LV MC MK NL PT RO SE SI

JP 11196427	A	9	H04N-009/07
-------------	---	---	-------------

CN 1226783	A		H04N-009/04
------------	---	--	-------------

KR 99063471	A		H04N-009/07
-------------	---	--	-------------

Abstract (Basic): EP 926900 A2

NOVELTY - Image pickup element has photodetectors each with color filter array. It selects using horizontal direction readout block selection circuit (303) in horizontal direction an arbitrary basic block with two photodetectors, and does the same in the vertical direction (302). It outputs in parallel the outputs from the photodetectors in the basic block selected in vertical and horizontal directions.

USE - For providing an image pickup element for outputting an arbitrary image region and an image pickup device for interpolating an arbitrary image region.

ADVANTAGE - Outputs a signal from a pixel in a basic block which is appropriate to the calculation of the interpolated pixel.

DESCRIPTION OF DRAWING(S) - The drawing shows a block diagram showing the arrangement of the image pickup element.

Horizontal direction readout block selection circuit (303)

Vertical direction readout block selection circuit (302)

pp; 18 DwgNo 11/12

BEST AVAILABLE COPY

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平11-196427

(43)公開日 平成11年(1999)7月21日

(51)Int.Cl'

H04N 9/07

裁判記号

P I

H04N 9/07

A

BEST AVAILABLE COPY

審査請求 未請求 請求項の数II OL (全 9 頁)

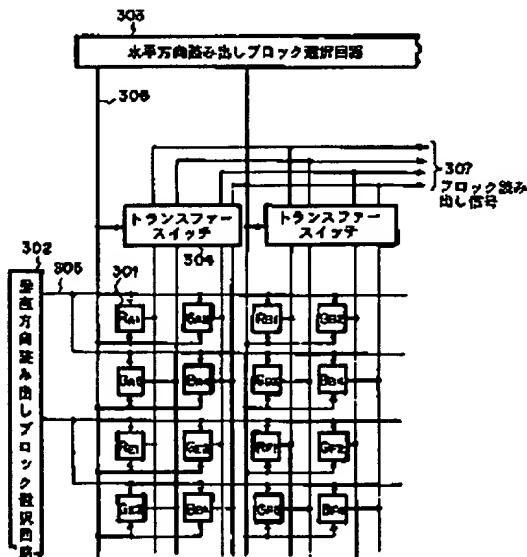
(21)出願番号	特願平9-361096	(71)出願人	000001007 キヤノン株式会社 東京都大田区下丸子3丁目30番2号
(22)出願日	平成9年(1997)12月26日	(72)発明者	小川 駿久 東京都大田区下丸子3丁目30番2号 キヤ ノン株式会社内
		(72)発明者	桜井 克仁 東京都大田区下丸子3丁目30番2号 キヤ ノン株式会社内
		(72)発明者	上野 勇武 東京都大田区下丸子3丁目30番2号 キヤ ノン株式会社内
		(74)代理人	弁理士 山下 複平
			最終頁に続く

(54)【発明の名称】 単板カラー撮像装置

(57)【要約】

【課題】 A/D変換器、複数ライン分のメモリ、D/A変換器無しで、補間画素の得ることができる単板カラー撮像装置を提供する。また、任意の基本ブロックのカラー画像信号を出力することができる単板カラー撮像装置を提供する。

【解決手段】 色フィルタアレイと複数の光検出素子とを備える撮像素子を備え、色フィルタアレイを介して複数の光検出素子に入射した入射光よりカラー画像信号を生成する単板カラー撮像装置において、複数の光検出素子の少なくとも1つより任意の基本ブロックを垂直方向で選択する垂直方向選択手段と、任意の基本ブロックを水平方向で選択する水平方向選択手段と、垂直方向選択手段と水平方向選択手段とにより選択された任意の基本ブロック内の光検出素子の出力を撮像素子より出力する組み合わせ手段と、を備える。



【特許請求の範囲】

【請求項1】 色フィルタアレイと複数の光検出素子とを備える撮像素子を備え、前記色フィルタアレイを介して前記複数の光検出素子に入射した入射光よりカラー画像信号を生成する単板カラー撮像装置において、

前記複数の光検出素子の少なくとも2つより成る任意の基本ブロックを垂直方向で選択する垂直方向選択手段と、

前記任意の基本ブロックを水平方向で選択する水平方向選択手段と、

前記垂直方向選択手段と前記水平方向選択手段により選択された前記任意の基本ブロック内の前記光検出素子の出力を前記撮像素子より出力する組み合わせ手段と、を備えることを特徴とする単板カラー撮像装置。

【請求項2】 請求項1に記載の単板カラー撮像装置において、前記基本ブロックの領域は、前記色フィルタアレイの繰り返しパターンの基本パターンの領域に等しいことを特徴とする単板カラー撮像装置。

【請求項3】 請求項1に記載の単板カラー撮像装置において、前記基本ブロックの領域は、前記色フィルタアレイの繰り返しパターンの基本パターンを等分割した領域に等しいことを特徴とする単板カラー撮像装置。

【請求項4】 請求項1乃至3のいずれか1項に記載の単板カラー撮像装置において、前記組み合わせ手段は、前記光検出素子に備えられた論理積手段と、前記光検出素子の出力を水平方向の前記基本ブロックを単位として逐一に選択する選択手段とを備えることを特徴とする単板カラー撮像装置。

【請求項5】 請求項1乃至3のいずれか1項に記載の単板カラー撮像装置において、

垂直方向選択手段は選択した前記基本ブロック内の前記光検出素子を行単位で時間差をもって選択し、

前記組み合わせ手段は、時間差をもって前記垂直方向選択手段により選択された前記光検出素子の出力を記憶し、前記水平方向選択手段により選択された前記基本ブロックの記憶内容を出力する記憶手段であることを特徴とする単板カラー撮像装置。

【請求項6】 請求項1乃至5のいずれか1項に記載の単板カラー撮像装置において、前記色フィルタアレイは、可視光範囲において赤色光のみ透過するフィルタと、前記可視光範囲において緑色光のみ透過するフィルタと、前記可視光範囲において青色光のみ透過するフィルタより成ることを特徴とする単板カラー撮像装置。

【請求項7】 請求項1乃至5のいずれか1項に記載の単板カラー撮像装置において、前記色フィルタアレイは、可視光範囲において赤色光のみ遮断するフィルタと、前記可視光範囲において緑色光のみ遮断するフィルタと、前記可視光範囲において青色光のみ遮断するフィルタと、可視光範囲において緑色光のみ透過するフィルタより成ることを特徴とする単板カラー撮像装置。

【請求項8】 請求項1乃至7のいずれか1項に記載の単板カラー撮像装置において、更に、

前記撮像素子の出力を前記基本ブロックを単位として、複数単位記憶するブロック記憶手段と、

前記ブロック記憶手段の出力をもとに補間画素を算出す補間手段と、

を備えることを特徴とする単板カラー撮像装置。

【請求項9】 請求項8に記載の単板カラー撮像装置において、前記ブロック記憶手段と前記補間手段とは前記撮像素子と同一の半導体チップに形成されていることを特徴とする単板カラー撮像装置。

【請求項10】 請求項8に記載の単板カラー撮像装置において、更に、

少なくとも色ゲイン調整、低減遮過、エッジ強調のいずれかを行う信号処理手段と備えることを特徴とする単板カラー撮像装置。

【請求項11】 請求項10に記載の単板カラー撮像装置において、前記ブロック記憶手段、前記補間手段、及び前記信号処理手段は前記撮像素子と同一の半導体チップに形成されることを特徴とする単板カラー撮像装置。

【産業上の利用分野】 本発明は、単板カラー撮像装置に関する、特に、任意の画像領域の補間処理を内部で行う単板カラー撮像装置に関する。

【0001】

【従来の技術】 単板カラー撮像装置においては、單一の撮像素子よりカラー画像を得るために、入射光は色フィルタアレイを介して撮像素子に入射される。色フィルタアレイには、原色フィルタアレイと、補色フィルタアレイとに大分類される。原色フィルタアレイには、可視光範囲において赤色光のみを透過するRフィルタ、可視光範囲において緑色光のみを透過するGフィルタ、可視光範囲において青色光のみを透過するBフィルタの3色のフィルタが例えば格子状に配列される。補色フィルタには、可視光範囲のうち赤色光のみを遮断するシアン（以下、「C_y」という）フィルタ、可視光範囲のうち緑色光のみを遮断するマゼンダ（以下、「M_g」という）フィルタ、可視光範囲のうち青色光のみを遮断するイエロー（以下、「Y_e」という）フィルタが例えば格子状に配列される。上記の色フィルタの配列パターンは様々であるが、原色フィルタアレイの一例をとると、図10に示すようなものになる。これはベイヤー配列と称される。

【0003】 ベイヤー配列を例にとって説明すると、2行×2列の色フィルタの配列パターンの基本単位の中で、赤色の信号を撮像素子の検出単位である光電変換素子から直接得られるのは左上の1画素だけであり、緑色の信号を得られるのは右上と左下の2画素だけであり、青色の信号を得られるのは右下の1画素だけである。従

って、各々の色において、全画素の信号を得るために補間処理が必要になる。補間処理においては、補間しようとする位置の画素の値を、周辺の画素の値を基にして信号処理或いは演算することにより求める。

【0004】図11は、図10のベイヤー配列に対応した補間の一例を説明するための図である。図11において、○で囲んだ記号は光電変換素子から得られた原画素を表す。△で囲んだ記号は補間により得られた補間画素を表す。矢印は、補間画素をどの原画素から得るかを示す。

【0005】図12は、従来例による単板カラー撮像装置のブロック図である。図において、901はCCD撮像素子、902はA/Dコンバータ(ADC)、903はメモリ、904は補間回路、905は信号処理回路、906はD/Aコンバータ(DAC)である。メモリ903の容量は最低でも(2行+2画素)×ADCのビット数だけ必要である。また、メモリ903は、例えば、出力端子を中心点にもつ FIFOにより構成される。

【0006】CCD撮像素子901においては、各光電変換素子で得られた光検出信号は、垂直方向にCCDにより転送された後で、水平方向にCCDにより転送される。すなわち、ある行の全ての光検出信号が、垂直方向に走るCCDにより転送されることにより水平方向に走るCCDに到着すると、その全ての光検出信号が水平方向に走るCCDにより水平方向に順次転送され出力端子より出力される。これが全行について順次行われる。従って、図12のCCD撮像素子901上に図示するように走査線の順に従って光検出信号(原画素)がCCD撮像素子901から出力される。

【0007】CCD撮像素子901から出力される原画素は、ADC902でA/D変換された後、メモリ903に記憶される。メモリ903から出力される1行目、2行目、3行目のそれぞれにおいて複数ある原画素は、補間回路904に入力され、補間回路904はこれらの原画素をもとに図11に示す補間処理を行い、補間画素により補間されたRGB信号を出力する。信号処理回路905はこのRGB信号に色ゲイン調整、エッジ強調などの信号処理を加える。DAC906は、信号処理後のRGB信号をD/A変換してアナログのRGB信号を出力する。

【0008】

【発明が解決しようとする課題】以上説明した従来例による単板カラー撮像装置では、CCD撮像装置901から走査線の順に出力される原画素を基に補間画素を得なければならないので、補間回路904、信号処理回路905に加えて、ADC902、メモリ903、DAC906を必要とされる。従って、回路規模が増大する。

【0009】本発明は、A/D変換器、複数ライン分のメモリ、D/A変換器無しで、補間画素の得ることができる単板カラー撮像装置を提供することを目的とする。

また、本発明は任意の基本ブロックのカラー画像信号を出力することができる単板カラー撮像装置を提供することを目的とする。

【0010】

【課題を解決するための手段】本発明による単板カラー撮像装置は、色フィルタアレイと複数の光検出素子とを備える撮像素子を備え、前記色フィルタアレイを介して前記複数の光検出素子に入射した入射光よりカラー画像信号を生成する単板カラー撮像装置において、前記複数の光検出素子の少なくとも2つより任意の基本ブロックを垂直方向で選択する垂直方向選択手段と、前記任意の基本ブロックを水平方向で選択する水平方向選択手段と、前記垂直方向選択手段と前記水平方向選択手段により選択された前記任意の基本ブロック内の光検出素子の出力を前記撮像素子より出力する組み合わせ手段と、を備えることを特徴とする。

【0011】また、本発明による単板カラー撮像装置は、上記の単板カラー撮像装置において、前記基本ブロックの領域は、前記色フィルタアレイの繰り返しパターンの基本パターンの領域に等しいことを特徴とする。

【0012】更に、本発明による単板カラー撮像装置は、上記の単板カラー撮像装置において、前記基本ブロックの領域は、前記色フィルタアレイの繰り返しパターンの基本パターンを等分割した領域に等しいことを特徴とする。

【0013】更に、本発明による単板カラー撮像装置は、上記の単板カラー撮像装置において、前記組み合わせ手段は、前記光検出素子に備えられた論理積手段と、前記光検出素子の出力を水平方向の前記基本ブロックを単位として逐一に選択する選択手段であることを特徴とする。

【0014】更に、本発明による単板カラー撮像装置は、上記の単板カラー撮像装置において、垂直方向選択手段は選択した前記基本ブロック内の前記光検出素子を行単位で時間差をもって選択し、前記組み合わせ手段は、時間差をもって前記垂直方向選択手段により選択された前記光検出素子の出力を記憶し、前記水平方向選択手段により選択された前記基本ブロックの記憶内容を出力する記憶手段とを備えることを特徴とする。

【0015】更に、本発明による単板カラー撮像装置は、上記の単板カラー撮像装置において、前記色フィルタアレイは、可視光範囲において赤色光のみ透過するフィルタと、前記可視光範囲において緑色光のみ透過するフィルタと、前記可視光範囲において青色光のみ透過するフィルタより成ることを特徴とする。

【0016】更に、本発明による単板カラー撮像装置は、上記の単板カラー撮像装置において、前記色フィルタアレイは、可視光範囲において赤色光のみ遮断するフィルタと、前記可視光範囲において緑色光のみ遮断するフィルタと、前記可視光範囲において青色光のみ遮断す

るフィルタと、可視光画素において緑色光のみ透過するフィルタより成ることを特徴とする。

【0017】更に、本発明による単板カラー撮像装置は、上記の単板カラー撮像装置において、更に、前記撮像素子の出力を前記基本ブロックを単位として、複数単位記憶するブロック記憶手段と、前記ブロック記憶手段の出力をもとに補間画素を算出する補間手段と、を備えることを特徴とする。

【0018】更に、本発明による単板カラー撮像装置は、上記の単板カラー撮像装置において、前記ブロック記憶手段と前記補間手段とは前記撮像素子と同一の半導体チップに形成されていることを特徴とする。

【0019】更に、本発明による単板カラー撮像装置は、上記の単板カラー撮像装置において、更に、少なくとも色ゲイン調整、低減過、エッジ強調のいずれかを行う信号処理手段と備えることを特徴とする。

【0020】更に、本発明による単板カラー撮像装置は、上記の単板カラー撮像装置において、前記ブロック記憶手段、前記補間手段、及び前記信号処理手段は前記撮像素子と同一の半導体チップに形成されていることを特徴とする。

【0021】

【発明の実施の形態】以下に説明する実施形態では、撮像素子として、例えば、いわゆるCMOS撮像素子などの任意の場所の画素をランダムに読み出すことができるものを使用するとする。

【0022】【実施形態1】図1は、実施形態1における撮像装置の構成を示すブロック図である。図において、101は撮像素子、102はブロックメモリ、103は補間回路、104は信号処理回路である。

【0023】撮像素子101からは、ベイヤー配列の2行×2列の基本(最小)ブロックを単位として、原画素が読み出される。ブロックメモリ102は読み出された原画素を複数の基本ブロック分だけ記憶する。本実施形態では、ブロックメモリ102は、水平方向に3個の基本ブロック、垂直方向に3個の基本ブロックにわたる9個の基本ブロックを記憶する。補間回路103は、ブロックメモリ102に記憶されている原画素をもとに図11に示す補間処理を行い、補間後のRGB信号を出力する。信号処理回路104は、補間後のRGB信号に色ゲイン調整、低減過、エッジ強調などの処理を施し、処理後のRGB信号を出力する。なお、撮像素子101から信号処理回路104出力までの信号はアナログ信号である。

【0024】ブロックメモリ102、補間回路103、信号処理回路104は、撮像素子101と同一のチップ上に形成する。例えば、撮像素子101がCMOS撮像素子である場合には、1チップ上に同一のCMOSプロセスで撮像素子101、ブロックメモリ102、補間回路103、信号処理回路104を形成する。

【0025】図2は、ブロックメモリ102に記憶される原画素の配列を示す図である。図において、A、B、C、D、E、F、G、H、I、J、K、L、M、N、P、Qは基本ブロックを表す。ブロックメモリ102には、図2(b)に示すように、同時に3×3の基本ブロックが記憶される。

【0026】図3は、補間回路103の補間処理を説明するための図である。補間回路103は、図3の矢印の先端位置に示す補間画素を、図2(b)に示すブロックメモリ102に記憶されている原画素をもとに、以下の式に従って生成する。ここでは、基本ブロックFを例としている。

$$RF2 = (RF1 + RG1) / 2$$

$$RF3 = (RF1 + RJ1) / 2$$

$$RF4 = (RF1 + FK1) / 2$$

$$GF1 = (GE2 + GF2) / 2$$

$$GF4 = (GF3 + GQ3) / 2$$

$$BF1 = (BA4 + BF4) / 2$$

$$BF2 = (BB4 + BF4) / 2$$

$$BF3 = (BE4 + BF4) / 2$$

基本ブロックFの補間処理が終了したならば、撮像素子101から、基本ブロックD、H、Lが読み出され、ブロックメモリ102に書き込まれる。基本ブロックA、E、Iは、ブロックメモリ102から消去される。補間回路103は、基本ブロックB、C、D、F、G、H、J、K、Lの原画素をもとに、基本ブロックGの補間画素を上記と同様に生成する。

【0028】上記のブロック読み出しと補間処理を繰り返し、補間回路103は、例えば、基本ブロックF、G、H、…、J、K、L、…、N、P、Q、…の順で補間後のRGB信号を出力する。但し、基本ブロックの出力順序はこれに限られるものではなく、例えば、信号処理回路の後段で8×8画素の離散コサイン変換などのブロック処理を行うとすれば、8×8画素のデータが連続して出力されるように基本ブロックF、G、J、K、…のように読み出すこともできる。また、基本ブロックサイズをブロック処理のサイズと合わせることもできる。

【0029】【実施形態2】実施形態2における撮像装置の構成は、図1に示す実施形態1のものと同一である。本実施形態では、色フィルタアレイは補色フィルタアレイである。実施形態2における撮像装置の構成は、図1に示す実施形態1のものと同一であるので重複する説明は省略する。

【0030】図4は、本実施形態における補色フィルタアレイの基本パターンを表す図である。図において、基本パターンのサイズは4行×2列である。

【0031】本実施形態におけるブロック読み出しの基本ブロックのサイズは、実施形態1と同一の2×2画素

み出しの基本ブロックとは異なる。

【0032】図5は、ブロックメモリ102に記憶される原画素の配列を示す図である。図において、A、B、C、D、E、F、G、H、I、J、K、L、M、N、P、Qは基本ブロックを表す。ブロックメモリ102には、図5(b)または図5(c)に示すように、同時に3×3の基本ブロックが記憶される。

【0033】図6、7は、補間回路103の補間処理を説明するための図である。図6は図4に示す基本パターンの上部201を基本ブロックとしたときの補間処理を表し、図7は図4に示す基本パターンの下部202を基本ブロックとしたときの補間処理を表す。図5において、基本ブロックA、B、C、D、I、J、K、Lは上部201であり、基本ブロックE、F、G、H、M、N、P、Qは下部202である。

【0034】補間回路103は、上部201の基本ブロックにつき、図6の矢印の先端位置にある補間画素を、図5(b)に示すブロックメモリ102に記憶されている原画素をもとに、以下の式に従って生成する。ここでは、基本ブロックJを例としている。

$$CyJ2 = (CyJ1 + CyK1) / 2$$

$$CyJ3 = (CyJ1 + CyN1) / 2$$

$$CyJ4 = (CYJ1 + CyP1) / 2$$

$$YeJ1 = (YeI2 + YeJ2) / 2$$

$$YeJ3 = (YeJ2 + YeM2) / 2$$

$$YeJ4 = (YeJ2 + YeN2) / 2$$

$$MgJ3 = (MgI4 + MgJ4) / 2$$

$$MgJ1 = (MgF3 + MgJ3) / 2$$

$$MgJ2 = (MgG3 + MgJ3) / 2$$

$$GJ4 = (GJ3 + GK3) / 2$$

$$GJ1 = (GE4 + GJ4) / 2$$

$$GJ2 = (GF4 + GJ4) / 2$$

また、補間回路103は、下部202の基本ブロックにつき、図7の矢印の先端位置にある補間画素を、図5(c)に示すブロックメモリ102に記憶されている原画素をもとに、以下の式に従って生成する。ここでは、基本ブロックFを例としている。

$$CyF2 = (CyF1 + CyG1) / 2$$

$$CyF3 = (CyF1 + CyI1) / 2$$

$$CyF4 = (CYF1 + CyK1) / 2$$

$$YeF1 = (YeE2 + YeF2) / 2$$

$$YeF3 = (YeF2 + YeI2) / 2$$

$$YeF4 = (YeF2 + YeJ2) / 2$$

$$MgF4 = (MgF3 + MgG3) / 2$$

$$MgF1 = (MgA4 + MgF4) / 2$$

$$MgF2 = (MgB4 + MgF4) / 2$$

3は垂直方向光検出素子選択線、306は水平方向ブロック選択線、307は出力線である。なお、出力線は出力端子へと導かれる。垂直方向読み出しブロック選択回路302、水平方向読み出しブロック選択回路303、垂直方向ブロック選択線305、水平方向ブロック選択線306は、実施形態3のものと同一である。

【0044】垂直方向読み出しブロック選択回路302は、垂直方向の光検出素子の数だけある垂直方向光検出素子選択線403のうち選択ブロックの属するものだけをアクティブにする。但し、同一列の光検出素子の出力は同一の線に出力されるので、行ごとに順次アクティブにする。水平方向読み出しブロック選択回路303は、水平方向の基本ブロック数だけある水平方向ブロック選択線306のうち選択ブロックの属するものだけをアクティブにする。光検出素子401は、垂直方向光検出素子選択線403がアクティブになったときにのみ検出信号を出力する。従って、2ラインメモリ402は、垂直方向で選択された基本ブロックの出力を順次入力する。22ラインメモリ402は、水平方向ブロック選択線306により選択されている基本ブロックの信号を出力する。従って、垂直方向読み出しブロック選択回路302で選択された垂直方向光検出素子選択線403及び水平方向ブロック選択線306で選択されている基本ブロックの検出信号だけが出力端子より出力される。

【0045】垂直方向読み出しブロック選択回路302及び水平方向読み出しブロック選択回路303を運動させることにより、任意の基本ブロックの検出信号を出力端子から出力することができる。

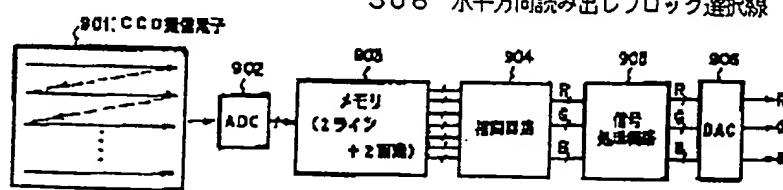
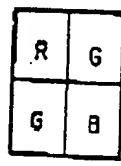
【0046】

【発明の効果】以上説明したように本発明によれば、撮像素子から基本ブロック単位で光検出信号を読み出して、補間処理に必要な基本ブロックをブロックメモリに記憶し、ブロックメモリに記憶された光検出信号をもとに各色の補間画素を得ているので、任意の画像領域の各色の補間後の信号をランダムに得ることができる。

【0047】また、全ての信号処理がアナログ処理で行えるので、A/D変換器、D/A変換器が不要である。従って、回路規模を削減することができる。

【0048】更に、撮像素子、ブロックメモリ、補間回路、信号処理回路を例えば同一のプロセスで同一のチップ上に形成できるので、撮像装置の1チップ化が可能である。

【図10】



ある。

【図面の簡単な説明】

【図1】本発明による単板カラー撮像装置の構成を示すブロック図である。

【図2】本発明の実施形態1による補間処理を説明するための第1の図である。

【図3】本発明の実施形態1による補間処理を説明するための第2の図である。

【図4】補色フィルタアレイの一例の基本パターンの図である。

【図5】本発明の実施形態2による補間処理を説明するための第1の図である。

【図6】本発明の実施形態2による補間処理を説明するための第2の図である。

【図7】本発明の実施形態2による補間処理を説明するための第3の図である。

【図8】本発明の実施形態3による撮像素子の構成を示すブロック図である。

【図9】本発明の実施形態4による撮像素子の構成を示すブロック図である。

【図10】ペイヤー配列の色フィルタアレイの基本パターンの図である。

【図11】ペイヤー配列に対応したRGB信号の補間処理の1例を説明するための図である。

【図12】従来例による単板カラー撮像装置の構成を示すブロック図である。

【符号の説明】

101 撮像素子

102 ブロックメモリ

103 補間回路

104 信号処理回路

301、401 光検出素子

302 垂直方向読み出しブロック選択回路

303 水平方向読み出しブロック選択回路

304 トランスマルチスイッチ

【図12】垂直方向読み出しブロック選択線

306 水平方向読み出しブロック選択線

特開平11-196427

(43)公開日 平成11年(1999)7月21日

(51)Int.Cl.

H04N 9/07

識別記号

FI

H04N 9/07

A

審査請求 未請求 請求項の数11 OL (全9頁)

(21)出願番号

特許平9-981098

(22)出願日

平成9年(1997)12月26日

(71)出願人 000001007

キヤノン株式会社

東京都大田区下丸子9丁目30番2号

(72)発明者 小川勝久

東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

(72)発明者 藤井亮仁

東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

(72)発明者 上野勇武

東京都大田区下丸子9丁目30番2号 キヤノン株式会社内

(74)代理人 弁理士 山下泰平

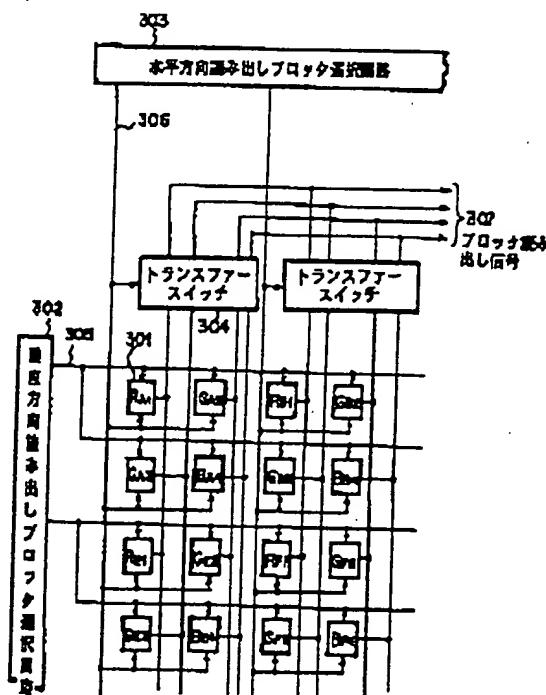
最終頁に続く

(54)【発明の名稱】 単板カラー撮像装置

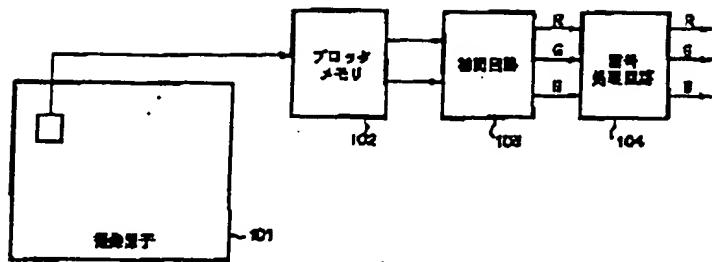
(57)【要約】

【課題】 A/D変換器、複数ライン分のメモリ、D/A変換器無しで、補間画素の得ることができる単板カラー撮像装置を提供する。また、任意の基本ブロックのカラー画像信号を出力することができる単板カラー撮像装置を提供する。

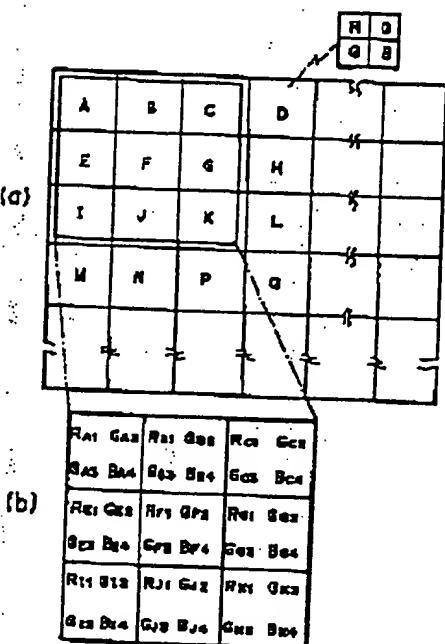
【解決手段】 色フィルタアレイと複数の光検出素子とを備える撮像素子を備え、色フィルタアレイを介して複数の光検出素子に入射した入射光よりカラー画像信号を生成する単板カラー撮像装置において、複数の光検出素子の少なくとも1つより任意の基本ブロックを垂直方向で選択する垂直方向選択手段と、任意の基本ブロックを水平方向で選択する水平方向選択手段と、垂直方向選択手段と水平方向選択手段により選択された任意の基本ブロック内の光検出素子の出力を撮像素子より出力する組み合わせ手段と、を備える。



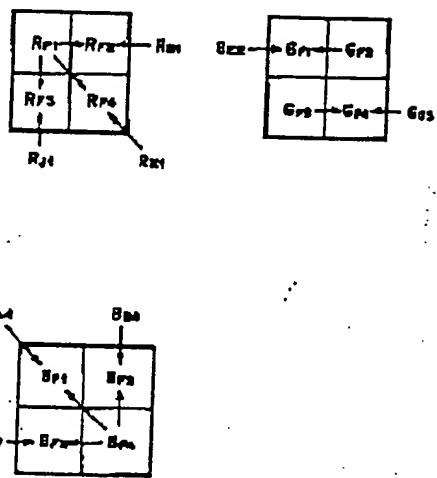
【図1】



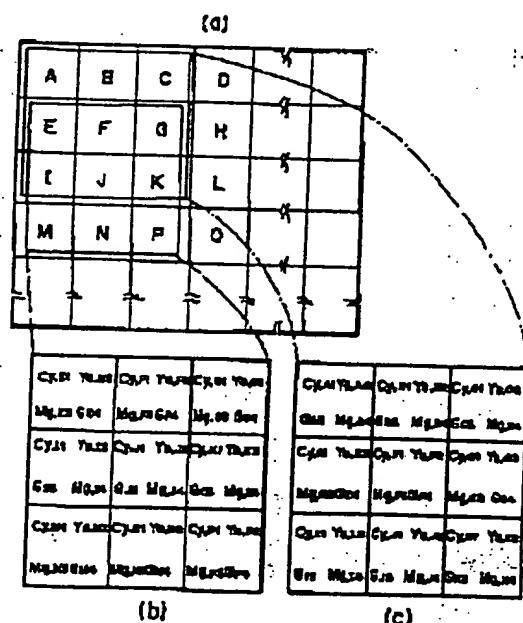
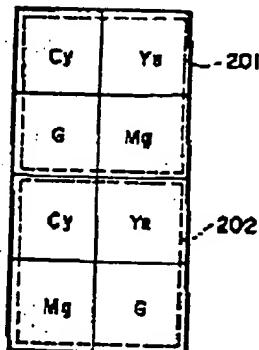
【図2】



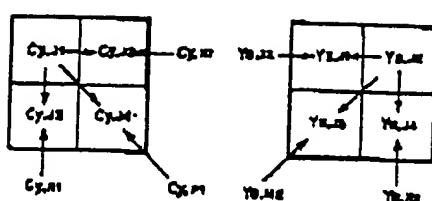
【図3】



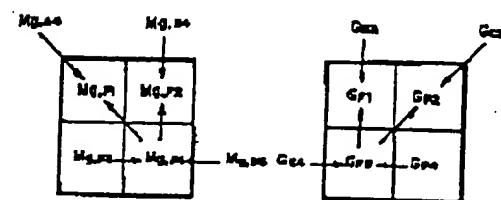
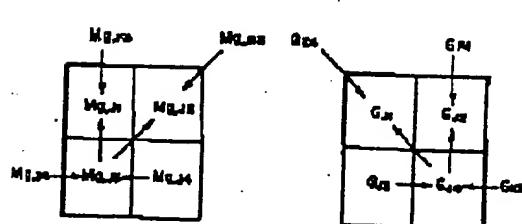
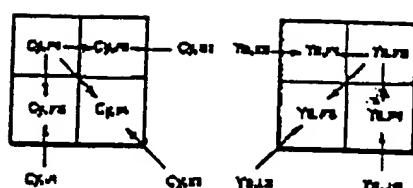
【図4】



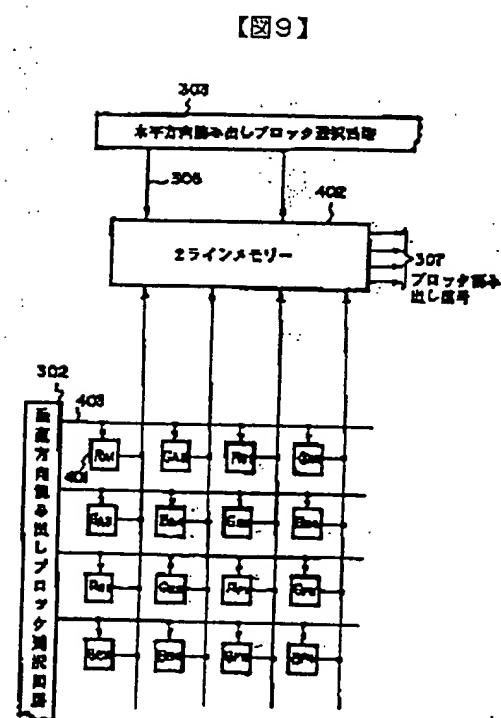
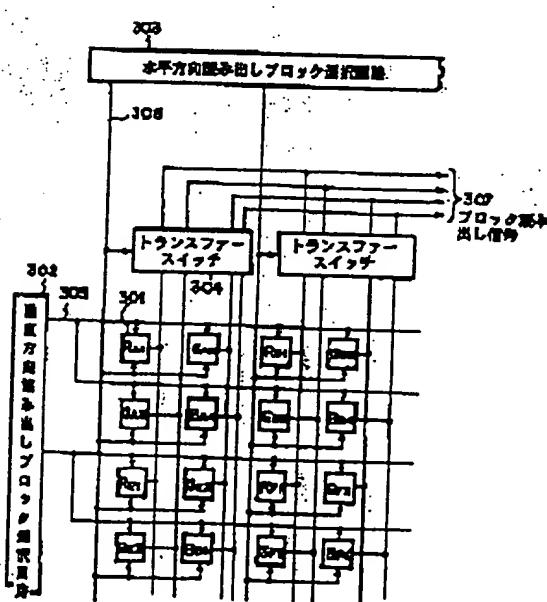
【図6】



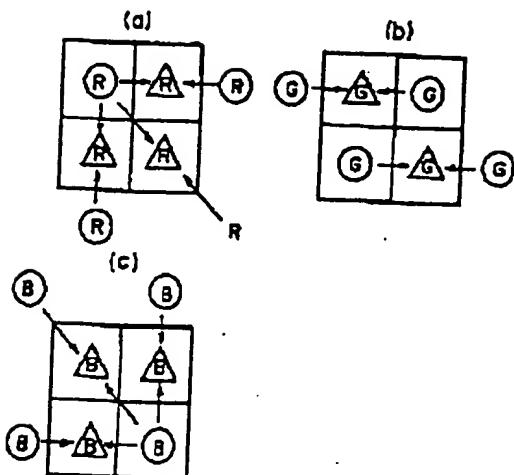
【図7】



【図8】



【図11】



フロントページの続き

(72)発明者 小泉 徹

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

(72)発明者 光地 哲伸

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

(72)発明者 硬山 拓己

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

(72)発明者 須川 成利

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

(72)発明者 新井 秀吾

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

BLACK BORDERS

IMAGE CUT OFF AT TOP, BOTTOM OR SIDES

FADED TEXT OR DRAWING

BLURRED OR ILLEGIBLE TEXT OR DRAWING

SKEWED/SLANTED IMAGES

COLOR OR BLACK AND WHITE PHOTOGRAPHS

GRAY SCALE DOCUMENTS

LINES OR MARKS ON ORIGINAL DOCUMENT

REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY

OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.